

FIȘA DISCIPLINEI

1. Date despre program

1.1 Instituția de învățământ superior	Universitatea Tehnică din Cluj-Napoca
1.2 Facultatea	Automatică și Calculatoare
1.3 Departamentul	Calculatoare
1.4 Domeniul de studii	Calculatoare și Tehnologia Informației
1.5 Ciclul de studii	Licență
1.6 Programul de studii / Calificarea	Calculatoare și Tehnologia Informației / Inginer
1.7 Forma de învățământ	IF – învățământ cu frecvență
1.8 Codul disciplinei	11.00

2. Date despre disciplină

2.1 Denumirea disciplinei	Proiectarea sistemelor numerice				
2.2 Titularii de curs	Șl. dr. ing. Lișman Dragoș-Florin - dragos.lisman@cs.utcluj.ro Șl. dr. ing. Miclea Vlad - vlad.miclea@cs.utcluj.ro				
2.3 Titularul / Titularii activităților de seminar / laborator / proiect	Șl. dr. ing. Lișman Dragoș-Florin - dragos.lisman@cs.utcluj.ro Șl. dr. ing. Miclea Vlad - vlad.miclea@cs.utcluj.ro Ing. Pop Diana - diana.pop@cs.utcluj.ro				
2.4 Anul de studiu	1	2.5 Semestrul	2	2.6 Tipul de evaluare (E – examen, C – colocviu, V – verificare)	E
2.7 Regimul disciplinei	DF – fundamentală, DD – în domeniu, DS – de specialitate, DC – complementară				DD
	DI – Impusă, DOp – opțională, DFac – facultativă				DI

3. Timpul total estimat

3.1 Număr de ore pe săptămână	5	din care:	Curs	3	Seminar		Laborator	2	Proiect	
3.2 Număr de ore pe semestru	70	din care:	Curs	42	Seminar		Laborator	28	Proiect	
3.3 Distribuția fondului de timp (ore pe semestru) pentru:										
(a) Studiul după manual, suport de curs, bibliografie și notițe									25	
(b) Documentare suplimentară în bibliotecă, pe platforme electronice de specialitate și pe teren									15	
(c) Pregătire seminarii / laboratoare, teme, referate, portofolii și eseuri									26	
(d) Tutoriat									6	
(e) Examinări									8	
(f) Alte activități:									0	
3.4 Total ore studiu individual (suma (3.3(a))...3.3(f))					80					
3.5 Total ore pe semestru (3.2+3.4)					150					
3.6 Numărul de credite					6					

4. Precondiții (acolo unde este cazul)

4.1 de curriculum	• Cursul de Proiectare Logică
4.2 de competențe	• Proiectare logică; Cunoașterea unui limbaj de programare de nivel înalt (C sau Pascal)

5. Condiții (acolo unde este cazul)

5.1. de desfășurare a cursului	• N/A
5.2. de desfășurare a laboratorului	• Prezența la laborator este obligatorie • Conspectele lucrărilor din Îndrumătorul de laborator

6. Competențele specifice acumulate

6.1 Competențe profesionale	C2 - Proiectarea componentelor hardware, software și de comunicații <ul style="list-style-type: none"> • C2.1 - Descrierea structurii și funcționării componentelor hardware, software și de comunicații • C2.2 - Explicarea rolului, interacțiunii și funcționării componentelor sistemelor hardware, software și de comunicații • C2.3 - Construirea unor componente hardware, software și de comunicații folosind metode de proiectare, limbaje, algoritmi, structuri de date, protocoale și tehnologii • C2.4 - Evaluarea caracteristicilor funcționale și nefuncționale ale componentelor hardware, software și de comunicații, pe baza unor metrici • C2.5 - Implementarea folosind limbaje de descriere hardware a componentelor hardware, software și de comunicație
6.2 Competențe transversale	<ul style="list-style-type: none"> • N/A

7. Obiectivele disciplinei

7.1 Obiectivul general al disciplinei	<ul style="list-style-type: none"> • Obiectivul major al disciplinei este aprofundarea proiectării și implementării sistemelor numerice pentru obținerea unor sisteme numerice performante.
7.2 Obiectivele specifice	<p>Pentru atingerea obiectivului principal se urmăresc obiectivele specifice:</p> <ul style="list-style-type: none"> • Să se utilizeze instrumente manuale sau automatizate, să se analizeze sau să se prevadă performanțele sistemelor numerice în diferite condiții de funcționare; • Să se justifice și să se optimizeze soluțiile de proiectare alese; • Să se implementeze, simuleze și testeze în limbaje de descriere hardware (precum VHDL) orice sistem numeric; • Să se identifice, proiecteze și realizeze orice tip de sistem numeric.

8. Conținuturi

8.1 Curs	Nr.ore	Metode de predare	Observații
Circuite hardware; Implementarea unui sistem folosind tehnologia FPGA; Diferențe între ASIC vs FPGA	3	Mijloace multimedia - Prezentări Power Point - Demonstrații pe tablă - Ore de consultații în timpul semestrului și înainte de fiecare examen.	N/A
Limbajul de descriere hardware VHDL – parametri generici, constante, operatori, tipuri de date, atribute	3		
Limbajul de descriere hardware VHDL – domeniul secvențial	3		
Limbajul de descriere hardware VHDL – domeniul concurent	3		
Crearea bancurilor de test pentru simularea și testarea circuitelor în VHDL	3		
Teoria automatelor (mașini de stare) – clasificare, definiții, modele formale	3		
Microprogramare	3		
Dispozitive microprogramate	3		
Proiectarea automatelor sincrone	3		
Analiza și proiectarea automatelor asincrone (I)	3		
Analiza și proiectarea automatelor asincrone (II)	3		
Identificarea automatelor	3		
Mașini fără pierderi	3		
Automate liniare	3		
Bibliografie (<i>bibliografia minimală a disciplinei conținând cel puțin o lucrare bibliografică de referință a disciplinei, care există la dispoziția studenților într-un număr de exemplare corespunzător</i>) <ol style="list-style-type: none"> 1. Digital Design Principles and Practices, John F. Wakerly, Prentice-Hall, 2000. 2. Advanced Digital Logic Design Using VHDL, State Machines, and Synthesis for FPGA's, Sunggu Lee, Thomson-Engineering, 1 edition, 2005. 3. Sisteme de calcul reconfigurabile, O. Creț, Ed. U.T. Press, Cluj-Napoca, 2005. 4. Automate programabile, Th. Borangiu, R. Dobrescu, Ed. Academiei, 1986. 5. Circuit Design and Simulation with VHDL, Second Edition, Volnei A. Pedroni, MIT Press, 2010. 			

8.2 Aplicații (laborator)*	Nr.ore	Metode de predare	Observații
Introducere în VHDL. Unități fundamentale de proiectare.	2	- Prezentare pe tablă - Utilizare CAD-uri specializate pentru proiectare logică - Experimente pe plăci FPGA - Discuții individuale pe teme de miniproiecte	N/A
Semnale, parametri generici, constante	2		
Operatori, tipuri de date. Atribute.	2		
Domeniul secvențial. Procese. Instrucțiuni secvențiale.	2		
Domeniul concurrent. Instrucțiuni concurente.	2		
Sub-programe. Module de simulare. Pachete standard și predefinite.	2		
Colocviu de laborator de VHDL	2		
Comunicare cerințe și distribuire teme de miniproiecte	2		
Scheme bloc miniproiecte	2		
Proiectare de detaliu	2		
Implementare miniproiecte (1)	2		
Implementare miniproiecte (2)	2		
Documentație miniproiecte	2		
Predare miniproiecte	2		
Bibliografie (<i>bibliografia minimală pentru aplicații conținând cel puțin o lucrare bibliografică de referință a disciplinei care există la dispoziția studenților într-un număr de exemplare corespunzător</i>)			
1. Limbajul VHDL, Îndrumător de laborator, Ediția a-3-a. O. Creț, L. Văcariu, Ed. U.T. Press, Cluj-Napoca, 2007.			
2. Proiectarea sistemelor numerice folosind tehnologia FPGA, S. Nedevschi, Z. Baruch, O. Creț, Ed. Mediamira, Cluj-Napoca, 1999.			
3. Advanced Digital Logic Design Using VHDL, State Machines, and Synthesis for FPGA's, Sunggu Lee, Thomson-Engineering, 1 edition, 2005.			
4. Circuit Design and Simulation with VHDL, Second Edition, Volnei A. Pedroni, MIT Press, 2010.			

*Se vor preciza, după caz: tematica seminarilor, lucrările de laborator, tematica și etapele proiectului.

9. Coroborarea conținuturilor disciplinei cu așteptările reprezentanților comunității epistemice, asociațiilor profesionale și angajatorilor reprezentativi din domeniul aferent programului

Disciplina este o disciplină de domeniu în Calculatoare și Tehnologia Informației, conținutul ei familiarizând studenții cu proiectarea sistemelor numerice. Conținutul disciplinei a fost discutat cu alte universități și cu companii importante din România, Europa și USA și evaluat de agenții guvernamentale românești (CNEAA și ARACIS).

10. Evaluare

Tip activitate	Criterii de evaluare	Metode de evaluare	Pondere din nota finală
Curs	Abilități de proiectare a sistemelor numerice. Lipsa punctajului de trecere la laborator implică neadmiterea la examen	Examen scris	60%
Laborator	Abilități de proiectare a sistemelor numerice Absențele la laborator implică neadmiterea la testul de laborator.	Verificare pe calculator + Realizarea unui miniproiect	(20% + 20%) =40%
Standard minim de performanță:			
<ul style="list-style-type: none"> Realizarea unor proiecte pe arii de cunoștințe Scrierea codului VHDL pentru un circuit logic combinațional sau secvențial 			
Calcul nota disciplina: 20% laborator + 20% miniproiect + 60% examen final			
Conditii de participare la examenul final: Laborator ≥ 5, Miniproiect ≥ 5 Conditii de promovare: Examen final ≥ 5			

Data completării:	Titulari	Titlu Prenume NUME	Semnătura
06.06.2024	Curs	Șl.dr.ing. Lișman Dragoș-Florin	
		Șl.dr.ing. Miclea Vlad	
	Aplicații	Șl.dr.ing. Lișman Dragoș-Florin	
		Șl.dr.ing. Miclea Vlad	
		Ing. Pop Diana	

Data avizării în Consiliul Departamentului Calculatoare 20.02.2024	Director Departament, Prof.dr.ing. Rodica Potolea
Data aprobării în Consiliul Facultății de Automatică și Calculatoare 22.02.2024	Decan, Prof.dr.ing. Mihaela Dînșoreanu