

FIŞA DISCIPLINEI

1. Date despre program

1.1 Instituția de învățământ superior	Universitatea Tehnică din Cluj-Napoca
1.2 Facultatea	Automatică și Calculatoare
1.3 Departamentul	Calculatoare
1.4 Domeniul de studii	Calculatoare și Tehnologia Informației
1.5 Ciclul de studii	Licență
1.6 Programul de studii / Calificarea	Calculatoare și Tehnologia Informației/ Inginer
1.7 Forma de învățământ	IF – învățământ cu frecvență
1.8 Codul disciplinei	31.

2. Date despre disciplină

2.1 Denumirea disciplinei	<i>Structura sistemelor de calcul</i>				
2.2 Titularii de curs	Prof. dr. ing. Zoltan Baruch – Zoltan.Baruch@cs.utcluj.ro				
2.3 Titularul/Titularii activităților de seminar/laborator/proiect	Prof. dr. ing. Zoltan Baruch – Zoltan.Baruch@cs.utcluj.ro Ş.l. dr. ing. Dragoș Lișman – Dragos.Lisman@cs.utcluj.ro Dr. ing. Cristinel Mocan – Cristi.Mocan@cs.utcluj.ro Ing. Vlad Ratiu – vladratiu13@gmail.com				
2.4 Anul de studiu	3	2.5 Semestrul	5	2.6 Tipul de evaluare (E – examen, C – colocviu, V – verificare)	E
2.7 Regimul disciplinei	DF – fundamentală, DD – în domeniu, DS – de specialitate, DC – complementară			DD	
	DI – Impusă, DOp – optională, DFac – facultativă			DI	

3. Timpul total estimat

3.1 Număr de ore pe săptămână	5	din care:	Curs	2	Seminar		Laborator	2	Proiect	1
3.2 Număr de ore pe semestru	70	din care:	Curs	28	Seminar		Laborator	28	Proiect	14
3.3 Distribuția fondului de timp (ore pe semestru) pentru:										
(a) Studiu după manual, suport de curs, bibliografie și notițe										15
(b) Documentare suplimentară în bibliotecă, pe platforme electronice de specialitate și pe teren										16
(c) Pregătire seminarii / laboratoare, teme, referate, portofolii și eseuri										12
(d) Tutoriat										8
(e) Examinări										4
(f) Alte activități:										0
3.4 Total ore studiu individual (suma (3.3(a)...3.3(f)))							55			
3.5 Total ore pe semestru (3.2+3.4)							125			
3.6 Numărul de credite							5			

4. Precondiții (acolo unde este cazul)

4.1 de curriculum	Proiectare logica, Arhitectura calculatoarelor
4.2 de competențe	Competențele disciplinelor Proiectare logică, Arhitectura calculatoarelor

5. Condiții (acolo unde este cazul)

5.1. de desfășurare a cursului	Calculator, tabletă grafică, platforma Microsoft Teams
5.2. de desfășurare a laboratorului / proiectului	Calculatoare, plăci de dezvoltare cu circuite FPGA, mediul de proiectare Xilinx Vivado Design Suite

6. Competențele specifice acumulate

6.1 Competențe profesionale	C2 - Proiectarea componentelor hardware, software și de comunicații C2.1 - Descrierea structurii și funcționării componentelor hardware, software și de comunicații C2.2 - Explicarea rolului, interacțiunii și funcționării componentelor sistemelor hardware, software și de comunicații C2.3 - Construirea unor componente hardware, software și de comunicații folosind metode de proiectare, limbaje, algoritmi, structuri de date, protocoale și tehnologii
-----------------------------	--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------

	C2.4 - Evaluarea caracteristicilor funcționale și nefuncționale ale componentelor hardware, software și de comunicații, pe baza unor metrii C2.5 - Implementarea componentelor hardware, software și de comunicație
6.2 Competențe transversale	N/A

7. Obiectivele disciplinei

7.1 Obiectivul general al disciplinei	Cunoașterea structurii unor componente ale sistemelor de calcul și deprinderea proiectării acestor componente
7.2 Obiectivele specifice	<ul style="list-style-type: none"> Proiectarea și implementarea prin hardware a unor operații aritmetice cu numere întregi și în virgulă mobilă; Proiectarea unor sisteme ierarhice de memorie și memorii cache; Utilizarea tehnicii pipeline și a matricilor sistolice pentru implementarea cu performanțe ridicate a operațiilor aritmetice; Proiectarea și implementarea unor module hardware pe diferite plăci de dezvoltare cu circuite FPGA utilizând limbajul VHDL; Cunoașterea principalelor arhitecturi paralele de calcul și a direcțiilor curente în domeniul arhitecturilor de calcul.

8. Continuturi

8.1 Curs	Nr.ore	Metode de predare	Obs.
Introducere. Indicatori de performanță	2		
Programe de evaluare a performanțelor. Legea lui Amdahl	2		
Unitatea aritmetică și logică. Sumatoare. Circuite de înmulțire	2		
Circuite de înmulțire (cont.). Circuite de împărțire	2		
Reprezentarea numerelor în virgulă mobilă. Operații cu numere reprezentate în virgulă mobilă	2		
Sisteme de memorie. Tipuri de memorii. Organizarea memoriilor. Proiectarea memoriilor	2		
Memorii semiconductoare. Tehnologii de memorii DRAM	2		
Tehnologii de memorii flash	2		
Memoria cu unități multiple. Memoria asociativă	2		
Memoria cache	2		
Memoria virtuală. Paginarea. Segmentarea. Strategii de înlocuire	2		
Arhitecturi RISC	2		
Introducere în arhitecturi paralele. Clasificarea arhitecturilor de calculatoare. Arhitecturi vectoriale. Arhitecturi SIMD. Arhitecturi sistolice	2		
Arhitecturi MIMD. Arhitecturi MIMD cu memorie partajată. Arhitecturi MIMD cu transmitere de mesaje. Alte arhitecturi MIMD. Arhitecturi cu fire de execuție multiple. Arhitecturi cu flux de date	2		

Bibliografie

- Baruch, Z. F., Structura sistemelor de calcul, Editura Albastră, Cluj-Napoca, 2005, ISBN 973-650-143-4.
- Baruch, Z. F., Structure of Computer Systems, U.T.PRES, Cluj-Napoca, 2002, ISBN 973-8335-44-2.
- Baruch, Z. F., Structure of Computer Systems with Applications, U.T.PRES, Cluj-Napoca, 2003, ISBN 973-8335-89-2.
- Baruch, Z. F., Aplicații de proiectare digitală cu circuite FPGA, Editura Mega, 2020, ISBN 978-606-020-261-5.
- Hayes, J. P., Computer Architecture and Organization, Third Edition, McGraw-Hill, 1998, ISBN 0-07-115997-5
- Cursuri și lucrări de laborator la adresa <http://users.utcluj.ro/~baruch/ro/pages/cursuri/structura-sistemelor-de-calcul.php>

8.2 Aplicații (seminar/laborator/proiect)*	Nr.ore	Metode de predare	Obs.
Proiectarea cu circuite FPGA	2		
Simularea descrierilor VHDL	2	- Explicații suplimentare	
Automate de stare în limbajul VHDL	2		
Circuite aritmetice combinaționale (I)	2	- Aplicații pe plăci de dezvoltare cu circuite FPGA	
Circuite aritmetice combinaționale (II)	2		
Circuite aritmetice secvențiale (I)	2		
Circuite aritmetice secvențiale (II)	2		
Testarea și depanarea proiectelor VHDL (I)	2	- Utilizarea unui mediu de dezvoltare	

Testarea și depanarea proiectelor VHDL (II)	2	pentru circuite FPGA	
Proiectarea unei interfețe de intrare/ieșire (I)	2		
Proiectarea unei interfețe de intrare/ieșire (II)	2		
Implementarea unui procesor RISC (I)	2		
Implementarea unui procesor RISC (II)	2		
Colocviu de laborator	2		

Bibliografie

1. Cursuri și lucrări de laborator la adresa <http://users.utcluj.ro/~baruch/ro/pages/cursuri/structura-sistemelor-de-calcule.php>

9. Coroborarea conținuturilor disciplinei cu așteptările reprezentanților comunității epistemicice, asociațiilor profesionale și angajatorilor reprezentativi din domeniul aferent programului

Conținutul disciplinei a fost coroborat cu conținutul unor discipline similare din SUA și Europa, și cu conținutul unor manuale consacrate utilizate în universități de prestigiu. De asemenea, conținutul disciplinei a fost discutat cu reprezentanți ai unor companii din România și SUA. Disciplina a fost evaluată de către agenția ARACIS.

10. Evaluare

Tip activitate	Criterii de evaluare	Metode de evaluare	Pondere din nota finală
Curs	Înțelegerea unor concepte teoretice, abilități de rezolvare a unor probleme	Teste de verificare la cursuri	10%
		Examen online pe platforma Microsoft Teams sau examen scris cu supraveghere video și audio	40%
Laborator	Rezolvarea temelor propuse la ședințele de laborator	Verificarea modului de rezolvare a temelor propuse la ședințele de laborator	25%
Proiect	Proiectarea, implementarea și testarea unor module hardware	Evaluarea fazelor proiectului, prezentarea documentației scrise și susținerea unei demonstrații practice pentru proiectul asignat	25%

Standard minim de performanță:

Abilitatea de a proiecta și implementa circuite aritmetice combinaționale sau secvențiale simple

Prezența la fiecare ședință de laborator; rezolvarea temelor propuse la ședințele de laborator

Calcul notă disciplină: 10% Teste de evaluare + 25% Laborator + 25% Proiect + 40% Examen

Condiții de participare la examenul final: Teste de evaluare ≥ 5 , Laborator ≥ 5 , Proiect ≥ 5

Condiții de promovare: Examen ≥ 5

Data completării:	Titulari	Titlu Prenume NUME	Semnătura
	Curs	Prof. dr. ing. Zoltan Baruck	
	Aplicații	Prof. dr. ing. Zoltan Baruck	
		S.I. dr. ing Dragoș Lisman	
		Dr. ing. Cristi Mocan	
		Ing. Vlad Rațiu	

Data avizării în Consiliul Departamentului Calculatoare	Director Departament Prof.dr.ing. Rodica Potolea
Data aprobării în Consiliul Facultății de Automatică și Calculatoare	Decan Prof.dr.ing. Liviu Miclea